

# Diseño de una plataforma ADC de alta velocidad con intercalado de frecuencias

Julia Alvarez Vallero<sup>1</sup>

<sup>1</sup>Facultad de Ciencias Exactas, Físicas y Naturales, Univ. Nac. De Córdoba, Av. Vélez Sarsfield 1611, 5000 Córdoba, Argentina

Fecha de recepción del manuscrito: 25/09/2021

Fecha de aceptación del manuscrito: 31/10/2021

Fecha de publicación: 31/10/2021

**Resumen**—El avance de las comunicaciones ópticas y el crecimiento de la demanda del mercado, han favorecido el incremento en las velocidades de transmisión para grandes volúmenes de datos. A pesar de que la fibra óptica es capaz de manejar estos volúmenes de información sin inconvenientes, la etapa eléctrica presenta algunas limitaciones.

La conversión del dominio analógico al dominio digital y viceversa, requiere de dispositivos ADC y DAC capaces de procesar grandes volúmenes de información con una alta tasa de conversión. La evolución de los convertidores, gracias a la implementación de arquitecturas paralelas, como es la técnica de tiempo intercalado, ha obtenido importantes mejoras en términos de velocidad de conversión, sin embargo, no se han observado mejoras en el ancho de banda, ya que, para promover el aumento de la velocidad, el paralelismo debe incrementarse.

Como respuesta a esta falencia, en este artículo se propone el uso de la técnica FI (del inglés *frequency interleaved*), cuya aplicación es posible tanto en los dispositivos transmisores como en los receptores FI-ADC y FI-DAC. Este pre-procesamiento en los receptores (y post-procesamiento en transceptores), hacen posible incrementar el ancho de banda, utilizando convertidores con menor BW.

En el presente trabajo se presenta el resultado de la simulación de una plataforma para la aplicación de la técnica de FI-ADC, y los resultados de desempeño obtenidos como resultado de las mismas.

**Palabras clave**—Frecuencias intercaladas (FI), comunicaciones, transmisor.

**Abstract**— The advancement in the technology and the growth of the market demand of optical communications, have favored an increase in transmission speed for large volumes of data. Although the optical fiber is capable of handling this information without major inconveniences, the electrical stage, with the materials technology currently under use, has reached its performance limit.

The conversion from the analog to the digital domain and vice versa, requires conversion devices ADC and DAC capable of processing these volumes of information and with high-speed conversion rates. Although the evolution of converters has been important in the last years, with improvements in terms of speed conversion, there were no major improvements in bandwidth.

With this technological context, the application of the FI (frequency interleaved) technique proposed in this article can make a substantial improvement, because it will enable both transmitting and receiving devices FI-ADC and FI-DAC. This pre-processing and post-processing has the potential to increase the bandwidth utilizing converters with less BW. This technique has been used in instrumentation, however is something new in the field of communication, which offers a great perspective improvement by developing new architectures base in FI.

This work presents the simulation of a proof platform for the application of the FI-ADC technique, and the performance results obtained from it.

**Keywords**— Frequency interleaved (FI), communications, transmitter.

## INTRODUCCIÓN

El estudio de las comunicaciones ópticas se remonta al año 1980, cuando la aparición de receptores ópticos de alta sensibilidad posibilitó la mejora de la transmisión a largas distancias. Posteriormente, en 1990, se realizaron avances en técnicas de multiplexado de alta densidad

(DWDM, del inglés *dense wavelength division multiplexing*), que comenzaron a utilizarse en combinación con técnicas de modulación de intensidad y detección directa (IM-DD, del inglés *intensity modulation and direct detection*).

En el año 2005, la demostración de la posibilidad de realizar la estimación digital de la fase de portadora en receptores coherentes renovó el interés en las comunicaciones ópticas coherentes. Esto fue así dado que los transceptores coherentes habilitaban la posibilidad de implementar diversas técnicas de modulación, tales como la modulación en fase (PSK, del inglés *phase shift keying*), la

Dirección de contacto:

Julia Alvarez Vallero, Bunge de Gálvez 487, X5186, Alta Gracia, Córdoba, Argentina. julia.alvarez.vallero@mi.unc.edu.ar

modulación de amplitud (ASK, del inglés *amplitud shift keying*), o la combinación de ambas, modulación QAM (del inglés *quadrature-amplitude modulation*), lo que facilita la estimación de la fase de portadora en el dominio digital.

Asimismo, gracias a la evolución de la conversión de datos de alta velocidad y a la capacidad de procesamiento para dichas velocidades, es posible aplicar técnicas de equalización y compensación sobre las imperfecciones propias de este tipo de transmisión, tales como dispersión por velocidad de grupo (GVD, del inglés *group-velocity dispersion*) y dispersión por el modo de polarización (PMD, del inglés *polarization mode dispersion*) de las fibras ópticas, mediante procesamiento digital de las señales (DSP, del inglés *digital signal processing*). Estas ventajas posibilitaron aumentar el potencial en la innovación de los sistemas de comunicación óptica existentes.

Por otra parte, los avances realizados en las técnicas de modulación en el dominio digital, el uso de técnicas de procesamiento digital de señales y las mejoras en la tecnología, han hecho posible que las tasas de transmisión de los sistemas de comunicación ópticas se incrementaran por encima de los 100 Gb/s. Sin embargo, se espera que la próxima generación de transceptores ópticos coherentes trabajen a una tasa de símbolos entre 128-160 GBd (e incluso superiores). A su vez, estos requerirán de conversores con BW mayores a 65 GHz y tasas de muestreo superiores a 200 GS/S.

De este modo, es evidente la necesidad de introducir nuevas generaciones de interfaces ópticas que acompañen la demanda de las comunicaciones. Debido a que estas requieren de ADC de gran ancho de banda, y a que la tecnología actual ha alcanzado su límite de mejora, es necesario buscar alternativas para cumplir con estos requerimientos. Una posible solución para el diseño de receptores y transmisores ópticos adecuados es la aplicación de la técnica de entrelazado en frecuencia (FI, del inglés *frequency interleaved*) en los conversores de cada una de estas etapas (FI-ADC, FI-DAC).

En este trabajo, se presenta el estudio de una arquitectura FI para la implementación en un receptor óptico coherente, que permitiría relajar el requerimiento de ancho de banda de los conversores. El estudio e implementación de la arquitectura se realizó en el marco de la tesis doctoral del Ingeniero Leandro Passetti, gracias a la financiación de la fundación Fulgor.

La estructura del artículo será la siguiente. En la primera sección, se presenta la descripción teórica del modelo de FI implementado. En el segundo apartado, se abordará la definición de los criterios de diseño y de selección de componentes. En tercer lugar, se expondrán la descripción de los escenarios de estudio planteados, el diseño del PCB y las mediciones para la caracterización de la placa obtenida. A continuación, se presentan algunos resultados de desempeño de la plataforma, realizados mediante simulaciones y co-simulaciones. El último apartado estará destinado a las conclusiones que se desprenden del estudio realizado.

## TÉCNICA DE ENTRELAZADO EN FRECUENCIA

La técnica de FI-ADC consiste en la demodulación de las componentes en fase y en cuadratura (I/Q) de una señal compleja por medio de señales de reloj en cuadratura, de manera que se obtienen dos sub-bandas. Posteriormente, cada sub-banda es digitalizada por medio de un ADC que tendrá la mitad del BW requerido para la digitalización de la señal completa. Luego de la conversión al dominio digital, las bandas son moduladas y recombinadas, de manera que se obtiene una representación de la señal de entrada completa.

Para la aplicación de la técnica FI en ADCs en comunicaciones, se han propuesto dos arquitecturas. La primera [13], consiste en realizar el producto de las señales recibidas por exponenciales complejas. Para esta implementación, se requiere utilizar ocho mezcladores y recombinar las señales convenientemente para obtener cuatro sub-bandas.

Por otro lado, la segunda arquitectura [14], consiste en dividir la señal de entrada en dos sub-bandas (ver Fig. 1) y demodularlas a banda base mediante el uso de cuatro mezcladores, dos para la señal en fase (I) y dos para la señal en cuadratura (Q). En ambos casos, las sub-bandas obtenidas son demoduladas en banda base y convertidas al dominio digital, donde son recombinadas.

Al comparar ambas propuestas se observa que la segunda implementación es menos compleja en cuanto a cantidad de componentes utilizados y, en consecuencia, permite reducir el área utilizada para la implementación del mismo, además de incorporar menor cantidad de desviaciones en el camino de señal por aplicación de la técnica FI. Por esta razón, se optó por hacer un estudio detallado de escenarios de prueba tomando la estructura de la segunda arquitectura mencionada.

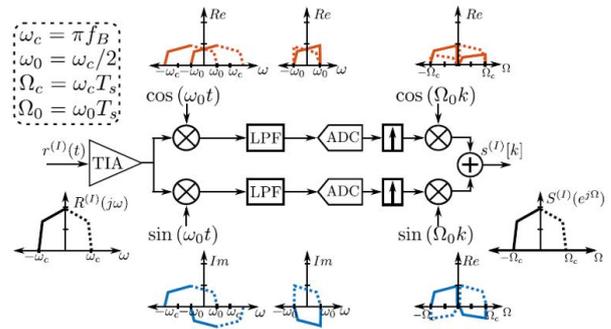


Fig. 1: Diagrama de bandas arquitectura 2

### Justificación matemática

Con el objetivo de alcanzar un entendimiento más detallado de la segunda arquitectura, se presenta un análisis parcial del desarrollo matemático detrás de la aplicación de la técnica FI en la segunda arquitectura.

Se deben considerar dos señales de reloj seno y coseno en su representación compleja:

$$\cos(\omega_0 t) = \frac{1}{2} e^{j\omega_0 t} + \frac{1}{2} e^{-j\omega_0 t} \quad (1)$$

$$\sin(\omega_0 t) = \frac{1}{2j} e^{j\omega_0 t} - \frac{1}{2j} e^{-j\omega_0 t} \quad (2)$$

Si se asume el uso de un multiplicador ideal, una vez subdividida la señal de entrada en dos señales idénticas (tanto la componente de fase como la de cuadratura), se multiplica cada una por la señal de reloj correspondiente para realizar el desplazamiento en bandas:

$$x_1^I(t) = \frac{1}{2} x^I(t) e^{j\omega_0 t} + \frac{1}{2} x^I(t) e^{-j\omega_0 t} \quad (3)$$

$$x_1^Q(t) = \frac{1}{2j} x^I(t) e^{j\omega_0 t} - \frac{1}{2j} x^I(t) e^{-j\omega_0 t} \quad (4)$$

Posteriormente, se realiza un filtrado de la señal obtenida para garantizar trabajar únicamente con los componentes de señal dentro del ancho de banda esperado. Para ello, se realiza la convolución de la señal obtenida con  $f(t)$ , que es la respuesta de un filtro pasa bajo.

$$y_1^I(t) = x_1^I(t) \otimes f(t) \quad (5)$$

$$y_1^Q(t) = x_1^Q(t) \otimes f(t) \quad (6)$$

Un banco de dos ADCs, trabajando a una frecuencia de  $f_s/2$ , transformará la señal continua en banda base al dominio discreto  $y_1^I[k]$ ,  $y_1^Q[k]$ ,  $y_2^I[k]$  y  $y_2^Q[k]$ . Estas componentes son posteriormente sobremuestreadas, moduladas por las portadoras digitales correspondientes, y sumadas para lograr la reconstrucción de la señal.

Para evitar una degradación del funcionamiento del receptor óptico coherente, la frecuencia de muestreo usada en cada sub-banda es seleccionada para evitar solapamiento de las señales. Esta acción habilita realizar un análisis en el dominio temporal, el que es similar al análisis en frecuencia.

$$\hat{x}^I(t) = u_1^I(t) + u_1^Q(t) \quad (7)$$

$$\begin{aligned} &= \frac{1}{2} y_1^I(t) e^{j\omega_0 t} + \frac{1}{2} y_1^I(t) e^{-j\omega_0 t} + \frac{1}{2j} y_1^Q(t) e^{j\omega_0 t} \\ &\quad - \frac{1}{2j} y_1^Q(t) e^{-j\omega_0 t} \end{aligned} \quad (8)$$

Realizando un tratamiento algebraico y reagrupando los términos obtenidos, observamos que es posible despejar la señal  $\hat{x}^I(t)$  (similar para el caso de  $\hat{x}^Q(t)$ ) relacionada con una señal compleja conocida mediante una operación de convolución.

La señal recuperada a la salida del receptor será:

$$\hat{x}^I(t) = x^I(t) \otimes w(t) \quad (9)$$

Donde  $w(t)$  es:

$$w(t) = \frac{1}{2} f(t) e^{j\omega_0 t} + \frac{1}{2} f(t) e^{-j\omega_0 t} = f_1(t) \cos(\omega_0 t) \quad (10)$$

Como puede observarse, la señal recuperada a la salida estará distorsionada por un filtro lineal  $w(t)$  debido a la aplicación de la técnica FI. En un receptor óptico coherente, el impacto de un filtro de estas características, puede ser mitigado al aplicar un ecualizador adaptivo.

Tal como se menciona en párrafos anteriores, el efecto de la aplicación de la técnica FI sobre la señal modulada puede ser compensado mediante la aplicación de un filtro adaptivo. Éstos actualizan los coeficientes del ecualizador en función de la evolución de la señal procesada.

Dado que el diseño de compensadores excede los fines de este trabajo, no se profundizará sobre las diferentes arquitecturas que actualmente están siendo utilizadas

## DEFINICIÓN DE ALCANCE Y SELECCIÓN DE COMPONENTES

En cuanto a la metodología utilizada, se partió de reconocer las características de la arquitectura a implementar a partir de la tesis doctoral reseñada con anterioridad [13], [14]. Posteriormente, se debió seleccionar los componentes necesarios para el diseño de los circuitos impresos, ejecutar simulaciones de los escenarios de prueba y diseñar el circuito impreso.

La búsqueda de los componentes a utilizar fue extensa y exhaustiva, ya que era posible implementar la plataforma haciendo uso de componentes discretos diversos tales como un *downconverter*, un mezclador en cuadratura, o un mezclador simple.

Los criterios para la selección de componentes fueron definidos en función del alcance de la prueba de concepto a ejecutar y de la aplicación de criterios de costos. En primer lugar, se partió de la especificación de diseñar una plataforma para una tasa de símbolo de 4 GBd. En segundo lugar, el BW de la señal RF (del inglés *radio frequency*) debía ser superior a 2GHz y el BW de la señal IF superior a 1GHz.

Por otro lado, debido al rango de frecuencias para el cual se realizó el diseño, las pistas del circuito impreso debían ser consideradas como líneas de transmisión, para lo cual fue necesario seleccionar *splitters* y *combiners* con BW superiores al del componente mezclador. Debido a que la plataforma de prueba se iba a integrar haciendo uso de un ADC con un BW de 1.2 GHz, se debían seleccionar componentes con BW superiores. Por otro lado, se definió realizar las pruebas para una modulación QAM 16, por ser este el tipo de modulación de menor orden más utilizado en la industria.

### Selección de componentes

A la hora de definir los componentes a utilizar en el diseño, se observó que el que mayores limitaciones imponía a las especificaciones antes mencionadas, era el mezclador. Se encontró que este componente está diseñado para BW inferiores a lo esperado, aunque existen modelos para un amplio rango de frecuencias. Por el contrario, en el caso de los *splitters* y *combiners* necesarios para la división o combinación de señales, se encontró una amplia disponibilidad de modelos en el mercado. Finalmente, se optó por seleccionar un mezclador de la marca Mini Circuit, el cual se ajustaba a los criterios de búsqueda preestablecidos.

Una vez definido el modelo de mezclador a utilizar, y con el objetivo de asegurar la compatibilidad de los componentes seleccionados, además de reducir los costos de logística, se decidió comprar los componentes restantes al mismo fabricante.

## Diseño de PCB

El diseño del circuito impreso requirió asegurar la aplicación de algunos criterios de diseño necesarios para su correcto funcionamiento. En primer lugar, era necesario evitar o reducir el entrecruzamiento de señales para evitar el acoplamiento entre ellas. En segundo lugar, se debía asegurar que las longitudes de los caminos de señal análogos fueran similares para evitar el retardo de una respecto de la otra. Por otro lado, se intentó separar las señales del reloj para evitar acoplamientos indeseados.

Como criterio de diseño general, debió asegurarse igualdad de impedancias en las pistas y cumplir con las especificaciones de diseño del fabricante de circuitos impresos, que para este diseño fue JLCPCB.

Con el objetivo de asegurar un diseño capaz de introducir diferentes errores en los caminos de señal, se diseñó una PCB con dos configuraciones posibles. A partir de ambos diseños, es posible acoplar degradaciones en el camino de señal o de reloj para simular los efectos de la introducción de imperfecciones debido a la aplicación de la técnica FI. Entre los grados de libertad impuestos por el diseño, es posible modelar errores por recorte de BW incorporando filtros en el camino de señal además de introducir diferencias de amplitud mediante el uso de atenuadores.

Debido a la carencia de un instrumento capaz de generar una señal de reloj en cuadratura para distintos tonos, se incorporó en el diseño del PCB un *splitter* en cuadratura. Por otro lado, previendo que en un futuro existe la posibilidad de conseguir este instrumento, se dejan presentadas y ruteadas las conexiones para dicho reloj. En la Fig. 2 se muestra el PCB obtenido.

Una vez que el circuito impreso fue correctamente poblado, se realizaron mediciones para caracterizar el comportamiento de los distintos componentes utilizados.

Es importante mencionar que, debido a la pandemia y a la consecuente imposibilidad de acceder a instrumentos de medición de mayor rango, fue necesario ajustar las mediciones en función de la disponibilidad de recursos.

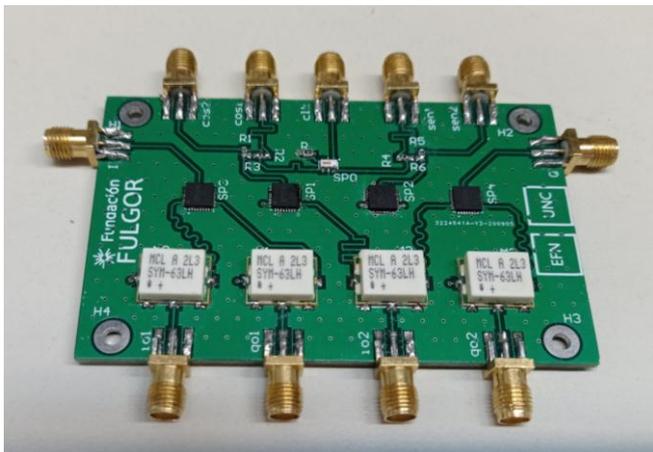


Fig. 2: Circuito impreso

## ESTUDIO Y CARACTERIZACIÓN DE ESCENARIOS DE PRUEBA

La aplicación de la técnica de FI-ADC, por añadir componentes al camino de señal, introduce distorsiones que reducen la calidad de la señal recuperada una vez que se recombinan las sub-bandas en el dominio digital.

Algunas de las imperfecciones que pueden ser introducidas debido a la aplicación de la técnica FI son: reducción del ancho de banda, desfase de las señales a la salida de los mezcladores, errores de ganancia y errores de fase.

El objetivo de la prueba de concepto diseñada es evaluar el desempeño de la técnica FI si se aplica un ecualizador adaptivo.

Para evaluar el desempeño de la plataforma, se plantearon escenarios de simulaciones y de co-simulaciones donde se introdujeron distorsiones que consideraban escenarios extremos en un sistema de comunicaciones óptico coherente real. Los errores introducidos (ver TABLA 1) se clasifican en: errores de fase ( $9^\circ$ ,  $12^\circ$ ), errores de amplitud (5%, 10%), errores de *skew* (9%, 18%) y errores de BW (3%, 4%, 10%).

TABLA 1: ESCENARIOS DE SIMULACIÓN PLANTEADOS.

Esc.	Error de amplitud	Error de fase	Error de skew	Error de BW
0	-	-	-	-
1	10%	-	-	-
2	-	$12^\circ$	-	-
3	-	-	9% de T	-
4	-	-	-	BW 10%
5	5%	$9^\circ$	9% de T	-
6	10%	$9^\circ$	18% de T	BW 3%

Los escenarios simulados se desarrollaron enteramente en Matlab, mediante el modelado matemático de un sistema de comunicaciones óptico completo. Por otro lado, las co-simulaciones consistieron en la implementación de la arquitectura FI en un simulador Spice.

Como parte de los escenarios planteados, y a fin de estudiar en detalle las imperfecciones introducidas por la arquitectura, se optó por realizar las simulaciones y co-simulaciones considerando tres configuraciones.

La primera configuración consistió en un modelo ideal completo, es decir, que los mezcladores eran modelados como multiplicadores y los *combiners* eran modelados como sumadores ideales. En la segunda configuración, se modeló con parámetros S el funcionamiento de los *splitters*. Finalmente, se planteó una configuración donde tanto los *splitters* como los mezcladores fueran considerados en su comportamiento físico real. Los modelos de dispersión fueron provistos por el fabricante.

## Medición de desempeño

Para evaluar la calidad de la señal obtenida para cada uno de los escenarios planteados, en todas las configuraciones

definidas se analizaron: diagramas de ojo, diagramas de constelación, medición del MSE (en las simulaciones realizadas), y posteriormente se realizó un barrido de BER.

Como puede observarse en las figuras a continuación, los escenarios de simulación y co-simulaciones en las que se consideró un modelo de mezclador ideal, el diagrama de constelación obtenido presentaba una mínima dispersión en torno al símbolo (ver Fig. 3). El estudio de los diagramas de ojo (ver Fig. 4), también permitió identificar que las muestras de la señal son correctamente identificadas con los niveles correspondientes a la modulación QAM empleada.

Si se observan en cambio los diagramas de ojo y de constelación obtenidos al modelar el comportamiento de los *splitters* en función de los parámetros S (ver Fig. 5) provistos por el fabricante, para los escenarios en los que se introducían errores de BW, comenzaban a obtenerse a la salida del ecualizador degradaciones sin compensar.

En estos escenarios, los símbolos del diagrama de constelación presentaban mayor dispersión respecto a los valores esperados, y en los diagramas de ojo, este efecto era igualmente visible, denotando un corrimiento de fase no compensado en la señal obtenida luego de la recombinación de las bandas.

Finalmente, cuando se consideraba el modelado en parámetros S, tanto de los *splitters* como de los mezcladores, se obtenían diagramas de constelación con gran dispersión en torno al valor del nivel correspondiente a cada símbolo, notando que, a medida que se incorporaban nuevos desajustes al modelo, los símbolos cercanos al origen dejaban de ser diferenciables (ver Fig. 6). El estudio de los diagramas ojo se complejiza, dado que el mismo se cierra casi por completo.

Al ejecutar las pruebas sobre distintos escenarios y configuraciones del modelo, es posible notar que, sin considerar las del modelo realista del mezclador, el compensador recupera la señal para cualquiera de los casos restantes. Se observa entonces que existe una relación directa entre algunos de los efectos encontrados y el modelo de parámetros S del mezclador. El estudio en mayor profundidad de las degradaciones obtenidas arroja que, para una aislación entre el puerto de entrada y el puerto de salida inferior a 30 dB, la señal recuperada presenta una degradación elevada.

Las pruebas reiteradas sobre el diseño, sumado a una serie de simulaciones complementarias en Matlab donde se modelaron algunos efectos de alinealidad característicos del mezclador, llevan a confirmar la validez de los resultados obtenidos, así como también la necesidad de aplicar algún criterio que contrarreste el efecto generado.

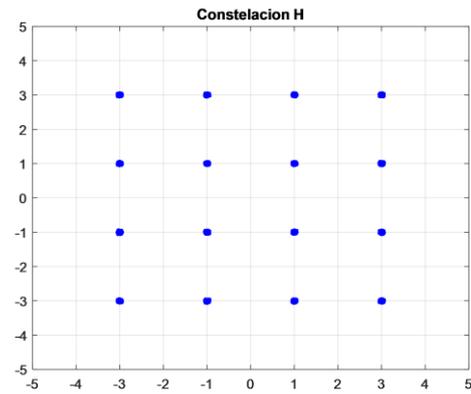


Fig. 3: Constelación polarización horizontal (simulaciones ideales sin introducción de errores)

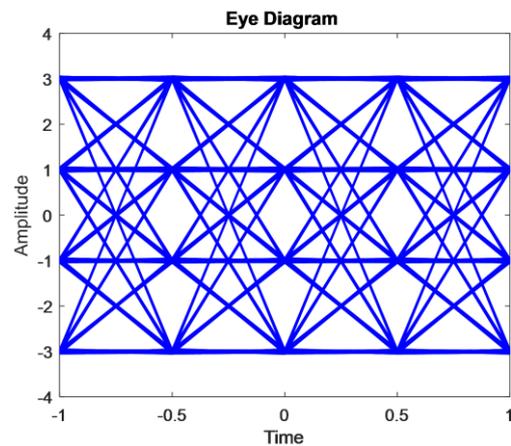


Fig. 4: Diagrama de ojo señal I polarización horizontal (simulaciones ideales sin introducción de errores)

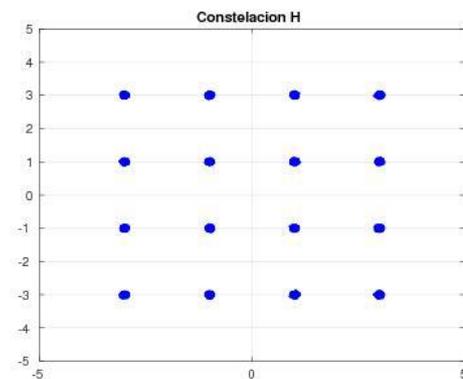
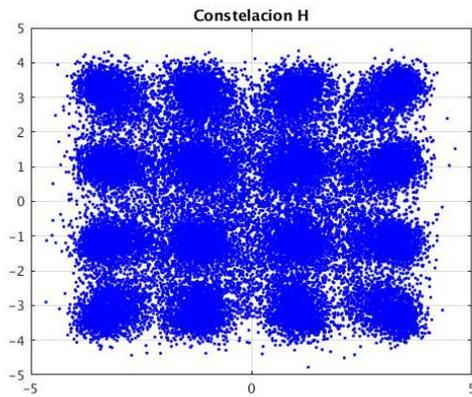


Fig. 5: Constelación polarización horizontal (simulaciones con *splitters* modelados con parámetros S con introducción de errores de amplitud)



**Fig. 6:** Constelación polarización horizontal  
(peor caso)

## RESULTADOS

Los parámetros de desempeño que fueron tenidos en cuenta para caracterizar el funcionamiento de la arquitectura FI fueron los valores de MSE (del inglés, *mean square error*), los diagramas de ojo y los de constelación. Por otro lado, para el circuito modelado teóricamente, se realizó un barrido de BER para todos los escenarios planteados, con el objetivo de evaluar al circuito al introducir ruido en el canal.

El estudio del desempeño de la plataforma diseñada muestra que, para los escenarios que modelan la arquitectura FI con componentes ideales, los valores de MSE obtenidos son prácticamente iguales al valor de MSE del caso teórico. Por otro lado, los diagramas de constelación y de ojo son similares, por lo que la señal es recuperada satisfactoriamente.

Al introducir el modelo de parámetros S, se observa que algunos errores de fase y amplitud introducidos por los *splitters* compensan los errores de fase y amplitud introducidos para el estudio. También existen casos donde los errores se ven incrementados, obteniendo valores de MSE levemente inferiores al MSE del caso teórico. Los diagramas de constelación presentan algo de dispersión de los símbolos.

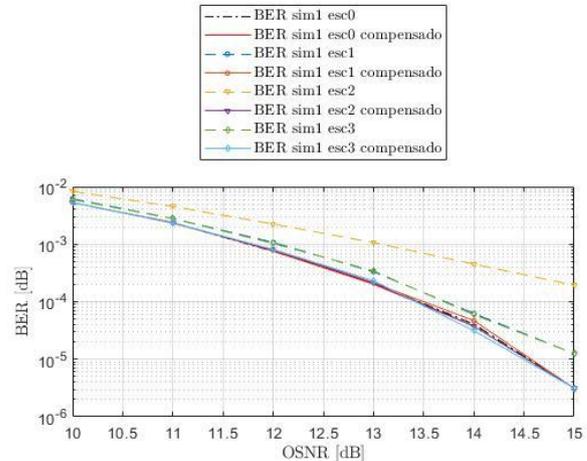
Cuando se simulan los escenarios con *splitters* y mezcladores modelados con sus parámetros de dispersión, los valores de MSE difieren notoriamente del MSE teórico. Se observa que los diagramas de constelación presentan una alta dispersión en torno a los símbolos.

Finalmente, se observa que, sin considerar los escenarios que modelan los mezcladores con sus parámetros S, los errores de BW son los que presentan factores no compensados por el equalizador.

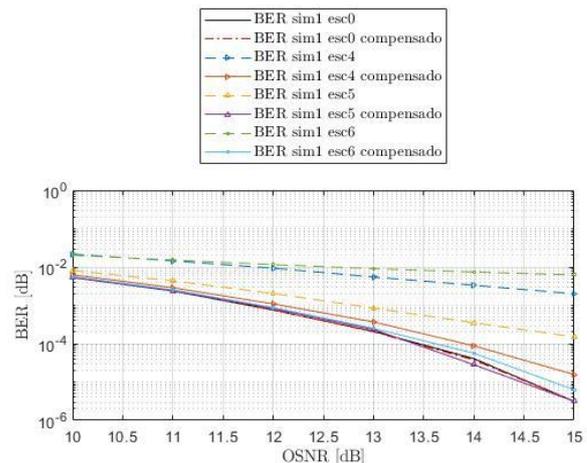
El estudio de las curvas de BER, para analizar la performance de la plataforma al introducir ruido en el canal, consistió en un barrido en el rango de OSNR (del inglés *Optical Signal To-Noise Ratio*) comprendido entre 15 dB y 10 dB, para todos los escenarios que se muestran en la TABLA 1. Este estudio se realizó únicamente para la simulación con *splitters* y mezcladores

El análisis de barrido de BER (ver Fig. 7 y Fig. 8) arroja como resultado que, para los escenarios que introducían errores de fase y amplitud, la curva de BER compensada

coincidió en su mayor parte con los valores de la curva teórica. Se evaluaron posteriormente los escenarios restantes, y se observó que las curvas de BER que más diferían respecto a la curva teórica eran los escenarios que introducían recortes de BW, aunque las penalidades remanentes eran mínimas.



**Fig. 7:** Curvas de BER, escenarios del 1 al 3 (más curva teórica)



**Fig. 8:** Curvas de BER, escenarios del 4 al 6 (más curva teórica)

## CONCLUSIONES

Como se mencionó al inicio de este artículo, el avance de las comunicaciones ópticas requiere de nuevas implementaciones que permitan a la tecnología disponible adaptarse a los nuevos requerimientos. En este contexto, se buscó comprobar la viabilidad de aplicar la técnica FI-ADC para dar solución a la necesidad de incrementar la velocidad y el ancho de banda de los conversores disponibles en la actualidad.

Según se pudo observar, mediante el planteo de diferentes escenarios de simulación y co-simulación, la técnica FI-ADC cumple con el objetivo de incrementar el BW de los conversores ADC sin perder calidad de desempeño, siempre y cuando se tomen en cuenta algunas características propias de los componentes que integran la plataforma.

Al inicio del proyecto, cuando se realizó la búsqueda de componentes, fue complejo cumplir con las especificaciones de ancho de banda y rango de frecuencias

requeridas para la prueba de concepto. En esa instancia, no se consideró que la aislación entre puertos fuera un parámetro crítico. El análisis posterior, arrojó que la premisa de partida fue equivocada.

Al realizar las simulaciones y co-simulaciones considerando el modelado más realista de los componentes utilizados, se observó que los valores de aislación entre los puertos de entrada y de salida de los mezcladores introducían distorsiones que llegaban a ser compensadas por el ecualizador incorporado.

El barrido para distintos valores de los parámetros de aislación RF-IF (medida de cuanta señal de radiofrecuencia es atenuada desde el puerto de entrada RF hasta el puerto IF del mezclador, del inglés *intermediate frequency*), LO-RF (medida de cuanta señal del oscilador local es atenuada cuando atraviesa el puerto LO, del inglés *local oscillator*, hacia el puerto RF) y LO-IF (medida del grado de atenuación de la señal de oscilador local entre el puerto LO y el puerto IF), permitió arribar a dos conclusiones importantes. En primer lugar, que el nivel de aislación entre el puerto RF-IF era crítico para recuperar la señal.

En segundo lugar, se observó que, a partir de un cierto umbral de aislación, se introducen errores que no son compensados por el ecualizador que actualmente está en uso. Es por ello que será necesario estudiar cuidadosamente los efectos de la señal filtrada desde el puerto de entrada al puerto de salida (aislación RF-IF) y desde la señal de oscilador local a la salida (aislación LO-IF) para mejorar el desempeño del ecualizador.

Se observa la necesidad de considerar los parámetros no lineales de los mezcladores, con el objetivo de adecuar los niveles de potencia de entrada de estos a valores alcanzables a la aplicación final de la técnica FI-ADC. Esto es así dado que un nivel adecuado de potencia, puede reducir el nivel de las señales reflejadas al puerto de salida.

Finalmente, a partir de los resultados que ha arrojado el estudio descrito, es posible afirmar que es necesario investigar las posibles implementaciones de la arquitectura aquí reseñada, con posibilidad de ser integradas. Además, queda abierta la posibilidad de implementar un generador de señal de reloj en cuadratura con un rango de frecuencias de aplicación superior al que se utilizó en el diseño presentado.

## AGRADECIMIENTOS

A la autora le gustaría agradecer al Dr. Mario R. Hueda, Dr. Benjamín T. Reyes, Leandro Pasetti y a la fundación FULGOR por la oportunidad de realizar este trabajo.

## REFERENCIAS

- [1] Barry J. R., Lee E. A., and Messerschmitt D. G. (2004), "Digital Communication", Springer.
- [2] Da Silva E. P. and Zibar D. (2016), "Widely linear equalization for IQ imbalance and skew compensation in optical coherent receivers", *Journal of Lightwave Technology*.
- [3] Cabrera M., Ruiz F. T., and Micolau F. R. (2013), "Sistemas de Comunicación I", vol. 1, Universitat Oberta de Catalunya, 1 ed., ch. 5 - Comunicaciones digitales en banda base, pp. 1–68.
- [4] Forbes T. and Gharpurey R. (2014), "A 2 GS/s Frequency-Folded ADC-Based Broadband Sampling Receiver", *IEEE Journal of Solid-State Circuits*, 49 pp. 1971–1983.
- [5] Goodfellow I., Bengio Y., and Courville A. (2016), "Deep learning, MIT Press".
- [6] HMNTECH, Telegeography, submarine cable map. [urlhttps://www.submarinecablemap.com/](https://www.submarinecablemap.com/).
- [7] Justesen J. (2011), "Performance of product codes and related structures with iterated decoding", *IEEE Trans. Commun.*, 59, pp. 407–415.
- [8] Kahn J. M. (2004), "Spectral efficiency limits and modulation/detection techniques for dwdm systems".
- [9] Kikuchi K. (2016), "Fundamentals of coherent optical fiber communications".
- [10] Laperle C. and O'Sullivan M. (2014), "Advances in high-speed dacs, adcs, and DSP for optical coherent transceivers", *Journal of Lightwave Technology*, 32 pp. 629–643.
- [11] Mazlouman S. J. and Mirabbasi S. (2007), "A Frequency-Translating Hybrid Architecture for Wide-Band Analog-to-Digital Converters", *IEEE Transactions on Circuits and Systems II: Express Briefs*, 54, pp. 576–580.
- [12] Mini-Circuit. (2015), "Understanding mixers - terms defined, and measuring performance", General Technical Notes.
- [13] Pasetti L., Galetto A. C., Hernando D. J., Morero D., Reyes B. T., and Hueda M. R. (2019), "Backpropagation-based background compensation of frequency interleaved adc for coherent optical receivers", *IEEE International Symposium on Circuits and Systems (ISCAS)*.
- [14] Pasetti L., Morero D., Reyes B. T., and Hueda M. R. (2021), "Reduced complexity backpropagation-based adaptive compensation of frequency interleaved ADC for digital communication receivers", *IEEE International Symposium on Circuits and Systems (ISCAS)*.
- [15] Proakis J. G. and Salehi M. (2008), "Digital Communications", McGraw-Hill, fifth ed.
- [16] Pupalaiakis P. J. and Schneckner M. (2010), "30 ghz bandwidth, 80 gs/s sample rate real-time waveform digitizing system", *Proc. Conf. Opt. Fiber Commun., Collocated Nat. Fiber Opt. Eng. Conf. (OFC/NFOEC)*, pp. 1–3.
- [17] Rodes R., Mueller M., Li B., Estaran J., Jensen J., Gruendl T., Ortsiefer M., Neumeyr C., Roskopf J., Larsen M. A. K., and Monroy I. (2013), "Highspeed 1550 nm vcsel Data transmission link employing 25 gbd 4-pam modulation and hard decision forward error correction", *Journal of Lightwave Technology*, p. 689–695.
- [18] Rumelhart D. E., Hinton G. E., and Williams R. J. (1986), "Learning representations by back-propagating errors", *Nature*.
- [19] Savory S. J. (2010), "Digital coherent optical receivers: Algorithms and Subsystems", *IEEE Journal*.
- [20] Schmidt C., Yamazaki H., Raybon G., Schvan P., Pincemin E., Ben Yoo D. J. B. S. J., Mizuno T., and Elschner R. (2020), "Data converter interleaving: Current trends and future perspectives".
- [21] Shannon C. E., (1948), "A mathematical theory of communication", *The Bell System Technical Journal*.
- [22] Song J., Tian S., and Hu Y. (2019), "Analysis and Correction of Combined Channel Mismatch Effects in Frequency-Interleaved ADCs", *IEEE Transactions on Circuits and Systems I: Regular Papers*, pp. 655–668.
- [23] Tran V. (2018), "How to measure mixer ip3 and identify potential error sources", *Mixer Power Dividers, Marki Microwave*.

- [24] Tsukamoto Ly-Gagnon S., D.-S., Katoh K., and Kikuchi K. (2005), “Coherent demodulation of 40-gbit/s polarization-multiplexed qpsk signals with 16-ghz spacing after 200-km transmission”.
- [25] Witte R. A. (2014), “Spectrum and Network Measurements (2nd Edition)”, SciTech Publishing.
- [26] Zapater M. (2015), “Tema 4: Mezcla y conversión de frecuencia (Comunicaciones inalámbricas)”, Universidad Complutense, Madrid.